

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-327165

(43)Date of publication of application : 22.11.2001

(51)Int.Cl.

H02M 3/28
H02M 3/338

(21)Application number : 2000-143174

(71)Applicant : FUJI ELECTRIC CO LTD

(22)Date of filing : 16.05.2000

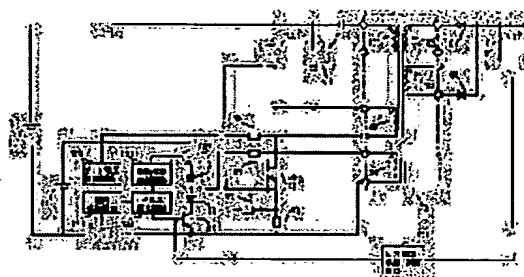
(72)Inventor : GEKITO MASAKAZU

(54) INTERMITTENT DRIVING METHOD AND DEVICE FOR SELF-EXCITED OSCILLATING POWER CONVERTER

(57)Abstract:

PROBLEM TO BE SOLVED: To restrain an excited oscillating power converter from having power loss in conducting intermittent driving under a light-load condition.

SOLUTION: For the power converter which conducts excited oscillating operation by a transformer 2 having windings 24, 25 driving semiconductor switching devices 71, 72, there are provided a current detecting circuit 131 detecting load current or current equivalent to the load current, a gate voltage detecting circuit 161 detecting the gate voltage of the devices 71, 72, a pulse generating circuit 141 generating an intermittent driving pulse, and an excited oscillating synchronous circuit 151 synchronizing the intermittent driving pulse with excited oscillating resonance cycles. As a result, the intermittent driving pulse is applied to the gate of the device when the detected current is below a prescribed level and the gate voltage of the device is not negative.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-327165
(P2001-327165A)

(43) 公開日 平成13年11月22日 (2001. 11. 22)

(51) Int.Cl.⁷

H 0 2 M 3/28
3/338

識別記号

F I

H 0 2 M 3/28
3/338

テーマコード (参考)

H 5 H 7 3 0
A

審査請求 未請求 請求項の数 2 O L (全 5 頁)

(21) 出願番号 特願2000-143174 (P2000-143174)

(22) 出願日 平成12年 5 月16日 (2000. 5. 16)

(71) 出願人 000005234

富士電機株式会社

神奈川県川崎市川崎区田辺新田 1 番 1 号

(72) 発明者 鶴頭 政和

神奈川県川崎市川崎区田辺新田 1 番 1 号

富士電機株式会社内

(74) 代理人 100075166

弁理士 山口 巖 (外 2 名)

Fターム (参考) 5H730 AA14 AS01 AS23 BB24 BB52

BB57 DD04 DD21 DD41 EE03

EE07 EE72 FD01 FD41 FG07

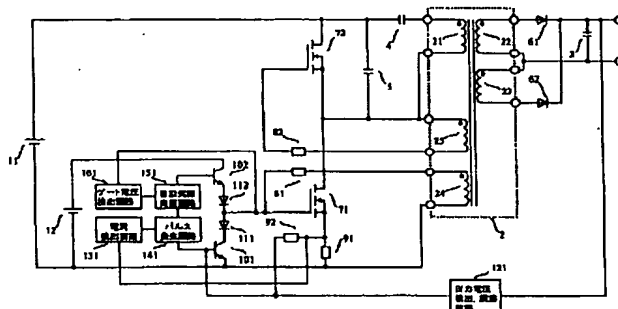
FG22 FG25

(54) 【発明の名称】 自励発振型電力変換器の間欠駆動方法および装置

(57) 【要約】

【課題】 自励発振型電力変換器で、軽負荷時に間欠駆動する場合の電力損失を低減させる。

【解決手段】 半導体スイッチ素子 7 1, 7 2 を駆動する巻線 2 4, 2 5 を持つ変圧器 2 により自励発振動作する電力変換器に対し、負荷電流または負荷電流相当の電流を検出する電流検出回路 1 3 1、素子 7 1, 7 2 のゲート電圧を検出するゲート電圧検出回路 1 6 1、間欠駆動パルスが発生させるパルス発生回路 1 4 1 および間欠駆動パルスを自励発振の共振周期に同期させる自励発振同期回路 1 5 1 等を設け、上記検出電流が所定値以下で素子のゲート電圧が負電圧でないときに素子のゲートに間欠駆動パルスを印加する。



【特許請求の範囲】

【請求項1】 半導体スイッチ素子を駆動するための巻線を備えた変圧器により自励発振動作する自励発振型電力変換器の負荷電流または負荷電流相当の電流を検出し、その電流値が所定値以下になったときは、前記半導体スイッチ素子のゲート端子に間欠駆動パルスを与えて自励発振型電力変換器を間欠駆動するに当たり、前記間欠駆動パルスを前記自励発振の共振周期に同期させるとともに、この間欠駆動パルスを前記半導体スイッチ素子のゲート端子に与える期間を半導体スイッチ素子のゲート電圧が負でない期間とすることを特徴とする自励発振型電力変換器の間欠駆動方法。

【請求項2】 半導体スイッチ素子を駆動するための巻線を備えた変圧器により、自励発振動作する自励発振型電力変換器において、負荷電流または負荷電流相当の電流を検出する電流検出手段と、前記半導体スイッチ素子のゲート電圧を検出する電圧検出手段と、前記負荷電流または負荷電流相当の電流値が所定値以下で、かつ前記半導体スイッチ素子のゲート電圧値が負電圧でない期間に、前記自励発振の共振周期に同期した間欠駆動パルスを半導体スイッチ素子のゲート端子に印加するゲート駆動手段とを設けたことを特徴とする自励発振型電力変換器の間欠駆動装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 この発明は、直流電源から半導体スイッチ素子を駆動する巻線を具備した変圧器を介して任意の直流出力に変換する自励発振型電力変換器の駆動方法、特に軽負荷時において自励発振の共振周期と同期した間欠パルスで駆動することにより、軽負荷時の電力損失を低減する間欠駆動方法および装置に関する。

【0002】

【従来の技術】 図3に従来例を示す。すなわち、直流電源11、コンデンサ4、変圧器一次巻線21、半導体スイッチ素子71および電流制限用抵抗91を直列に接続し、半導体スイッチ素子72とコンデンサ5との並列回路をコンデンサ4と変圧器一次巻線21との間に並列に接続し、変圧器駆動巻線24を半導体スイッチ素子71のゲート・ソース間に抵抗81を介して、また、変圧器駆動巻線25を半導体スイッチ素子72のゲート・ソース間に抵抗82を介してそれぞれ接続し、半導体スイッチ素子71のゲート・ソース間にはダイオード111およびトランジスタ101と、直流電源12、トランジスタ102およびダイオード112をそれぞれ接続し、半導体スイッチ素子71と電流制限用抵抗91の接続点には電流検出回路131およびトランジスタ101のベースにベース抵抗92を介して接続し、電流検出回路131からパルス発生回路141に、パルス発生回路141からトランジスタ101、102のベース端子にそれぞれ接続し、変圧器二次巻線22、23にはダイオード6

1、62および平滑用コンデンサ3を接続し、直流出力から出力電圧検出、調節回路121を介して接続するようにしている。

【0003】 以上のような回路で、電流検出回路131は抵抗91の電圧を検出する。抵抗91の電圧は半導体スイッチ素子71に流れる電流にほぼ比例しており、またこの電圧を平滑することにより、等価的に負荷電流を検出することになる。電流検出回路131により検出した値が、或る任意の値以下となった（軽負荷時となった）場合、パルス発生回路141が動作し、或る任意の期間トランジスタ101がオンし、半導体スイッチ素子71のゲート・ソース間を短絡し、半導体スイッチ素子71をオフさせる。その後トランジスタ101をオフし、トランジスタ102を或る任意の期間オンさせ、自励発振動作を開始させる。電流検出回路131により検出した値が、或る任意の値以上となった（重負荷時となった）場合、自励発振動作を継続させ、トランジスタ101、102は動作させない。つまり、軽負荷時において自励発振動作を停止させることにより、半導体スイッチ素子71、72の出力容量、コンデンサ4、5の充放電エネルギーなどが小さくなり、電力損失が低減する。

【0004】 図4に、図3における軽負荷時の間欠パルス（トランジスタ101、102の駆動電圧）波形、および半導体スイッチ素子71のゲート電圧波形を示す。トランジスタ101はオフ、トランジスタ102がオンし、半導体スイッチ素子71に正のゲート電圧が印加され、自励発振動作が開始する。自励発振動作が継続している期間は変圧器一次巻線21から変圧器二次巻線22、23を介して負荷に電力が供給される。その後、トランジスタ101がオンすることにより、半導体スイッチ素子71には正のゲート電圧が印加されないため、オンしない。しかしながら、半導体スイッチ素子71には出力容量が存在するため共振電流は減衰しながら流れ続け、変圧器駆動巻線24、25には共振電圧が印加される。

【0005】 図5にトランジスタ101がオフ、トランジスタ102がオンした直後の波形の一例を示す。同図の破線は、トランジスタ102がT0でオンしない場合、共振電流が減衰しながら流れることによって発生するゲート電圧であり、T1で零電圧となる。ここに示す波形は、負のゲート電圧が印加されている期間においてT0でトランジスタ102がオンし、負から正にゲート電圧が反転している場合のものである。

【0006】

【発明が解決しようとする課題】 図3のような回路では、共振電圧が負の期間において、トランジスタ102がオンする場合があります、変圧器駆動巻線24、25の電圧を負から正に反転させるためのエネルギーが必要となる。また、共振電圧が半導体スイッチ素子72を十分オンさせる電圧であれば、トランジスタ102がオンする

ことにより半導体スイッチ素子71がオンし、半導体スイッチ素子71, 72に短絡電流が流れる場合もある。したがって、この発明の課題は、自励発振型電力変換装置における軽負荷時の電力損失を低減させることにある。

【0007】

【課題を解決するための手段】このような課題を解決するため、請求項1の発明では、半導体スイッチ素子を駆動するための巻線を備えた変圧器により自励発振動作する自励発振型電力変換器の負荷電流または負荷電流相当の電流を検出し、その電流値が所定値以下になったときは、前記半導体スイッチ素子のゲート端子に間欠駆動パルスを与えて自励発振型電力変換器を間欠駆動するに当たり、前記間欠駆動パルスを前記自励発振の共振周期に同期させるとともに、この間欠駆動パルスを前記半導体スイッチ素子のゲート端子に与える期間を半導体スイッチ素子のゲート電圧が負でない期間とすることを特徴とする。

【0008】請求項2の発明では、半導体スイッチ素子を駆動するための巻線を備えた変圧器により、自励発振動作する自励発振型電力変換器において、負荷電流または負荷電流相当の電流を検出する電流検出手段と、前記半導体スイッチ素子のゲート電圧を検出する電圧検出手段と、前記負荷電流または負荷電流相当の電流値が所定値以下で、かつ前記半導体スイッチ素子のゲート電圧値が負電圧でない期間に、前記自励発振の共振周期に同期した間欠駆動パルスを半導体スイッチ素子のゲート端子に印加するゲート駆動手段とを設けたことを特徴とする。

【0009】

【発明の実施の形態】図1はこの発明の第1の実施の形態を示す回路図である。これは、図3に示す従来の回路に、ゲート電圧検出回路161および自励発振同期回路151を付加し、ゲート電圧検出回路161が半導体スイッチ素子71のゲート電圧値を検出し、自励発振同期回路151がゲート電圧が負電圧でない期間にトランジスタ102をオンさせる。

【0010】図2に、図1における軽負荷時の間欠パルス（トランジスタ101, 102の駆動電圧）波形、および半導体スイッチ素子71のゲート電圧波形を示す。t0の時点でトランジスタ101がオフとなるが、トランジスタ102はただちにオンとはならず、ゲート電圧が負電圧から零電圧になったt1の後にオンする。これ

により、共振電圧が負の期間においてトランジスタ102がオンすることではなく、変圧器駆動巻線24, 25の電圧を零から正にするためのエネルギーだけでよく、また、半導体スイッチ素子71, 72に短絡電流が流れることもない。

【0011】図1では、電流検出回路131は抵抗91の電圧を検出することにより等価的に負荷電流を検出しているが、これ以外でも負荷電流を等価的に検出できるものであれば良く、勿論負荷電流をそのまま検出しても良い。また、ゲート電圧検出回路においてもゲート電圧値を等価的に検出できるものであれば、ゲート電圧そのものを検出しなくても良い。図1は自励発振型電流共振コンバータの場合であるが、半導体スイッチ素子を駆動するための巻線を具備する変圧器により自励発振動作する電力変換装置（例えばリング・チョーク・コンバータなど）で積極的に間欠駆動する場合、同様な問題が発生する場合があるため、この発明を同様に適用することができる。

【0012】

【発明の効果】この発明によれば、自励発振型電力変換器の間欠駆動において、ゲートに負の共振電圧が印加されていない期間に正電圧の駆動パルスを印加できるため、変圧器駆動巻線電圧を零から正にするためのエネルギーだけでよく、また半導体スイッチに短絡電流が流れないため、結果的に軽負荷時の電力損失を低減することが可能となる利点が得られる。

【図面の簡単な説明】

【図1】この発明の実施の形態を示す構成図である。

【図2】図1の動作説明図である。

【図3】従来例を示す回路図である。

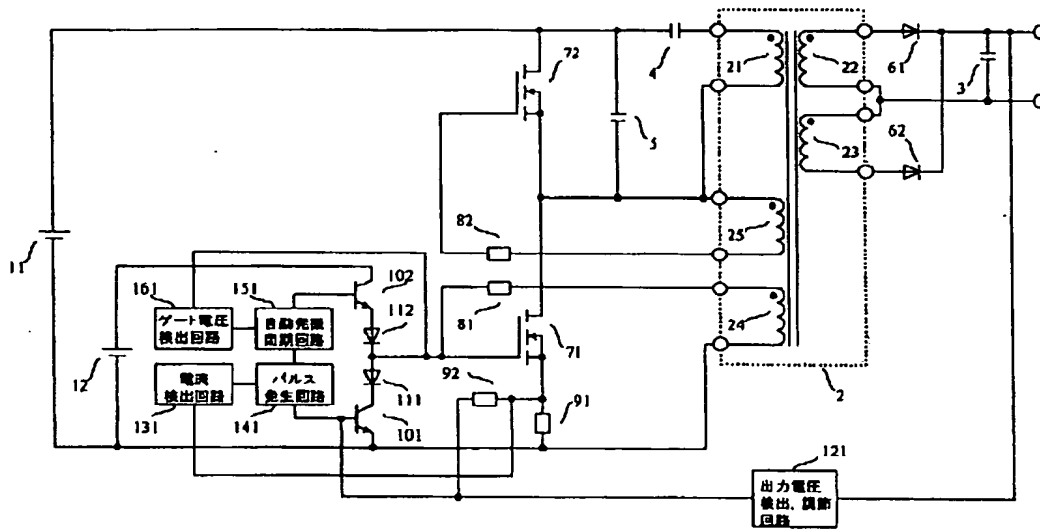
【図4】図3の動作説明図である。

【図5】図3の或る時点での動作説明図である。

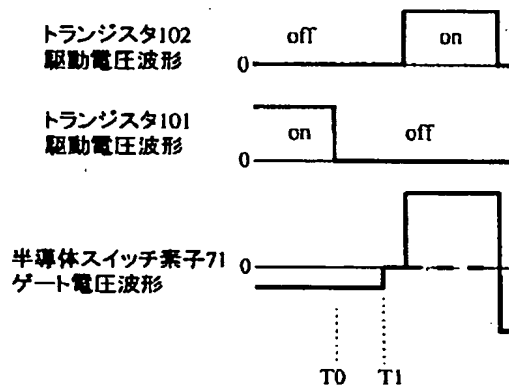
【符号の説明】

11, 12…直流電源、2…変圧器、21…変圧器一次巻線、22, 23…変圧器二次巻線、24, 25…変圧器駆動巻線、3…平滑用コンデンサ、4, 5…コンデンサ、61, 62, 111, 112…ダイオード、71, 72…半導体スイッチ素子、81, 82…ゲート抵抗、91…電流制限用抵抗、92…ベース抵抗、101, 102…トランジスタ、121…出力電圧検出・調節回路、131…電流検出回路、141…パルス発生回路、151…自励発振同期回路、161…ゲート電圧検出回路。

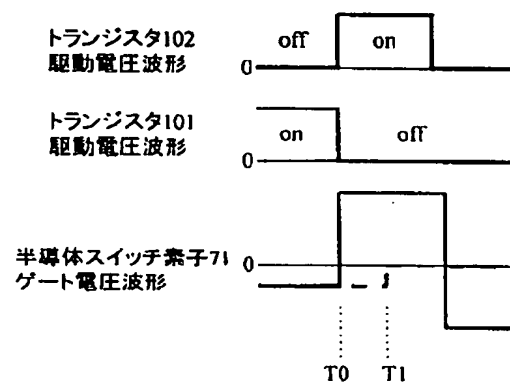
【図1】



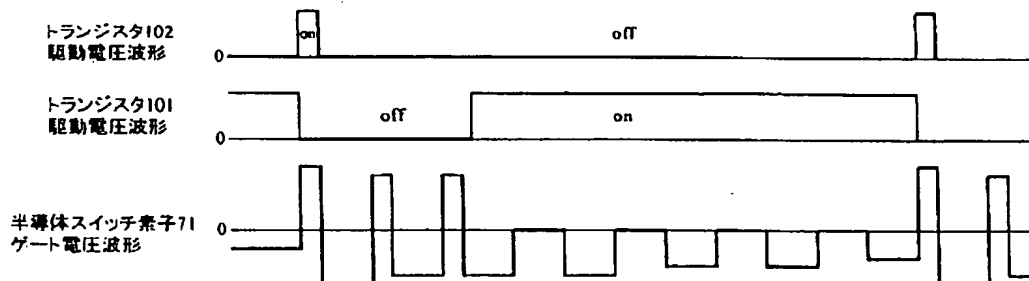
【図2】



【図5】



【図4】



【図3】

